

PAT-NO: JP360046692A  
DOCUMENT-IDENTIFIER: JP 60046692 A  
TITLE: CONFIRMATION SIGNAL GENERATING CIRCUIT  
PUBN-DATE: March 13, 1985

INVENTOR-INFORMATION:

NAME

NEMOTO, YUTAKA

ISHIKAWA, HIROSHI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP58155430

APPL-DATE: August 25, 1983

INT-CL (IPC): H04Q001/20

US-CL-CURRENT: 379/386

ABSTRACT:

PURPOSE: To simplify the circuit constitution of a tone receiver which consists of a differential amplifier, band-pass filter, and comparator which detects an audio frequency sine-wave signal for test, and providing a confirmation signal generating circuit consisting of reverse parallel diodes and an integrating circuit.

CONSTITUTION: A sine wave signal of about 1,000Hz sent out to a speech circuit is amplified by the differential amplifier AMP, passed through the band-pass filter BPF, and converted by the comparator COMP into a pulse signal, which is applied to the integrating circuit which consists of diodes D<SB>1</SB> and D<SB>2</SB>, a resistance R<SB>7</SB>, and a

capacitor

C<SB>2</SB>. When the signal is a positive pulse, the capacitor C<SB>2</SB> is charged through the diode D<SB>1</SB>. When it is a negative pulse, the diode D<SB>2</SB> conducts, but the value of the resistance R<SB>7</SB> is extremely large, so the discharge is extremely small. A transistor Q<SB>2</SB> is turned on with the terminal voltage across the capacitor C<SB>2</SB> to energize a relay RL<SB>2</SB>, thereby generating a signal for confirming the sine-wave signal of about 1,000Hz.

COPYRIGHT: (C)1985,JPO&Japio

⑬ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-46692

⑤ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

④ 公開 昭和60年(1985)3月13日

H 04 Q 1/20

7830-5K

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 確認信号作成回路

⑯ 特 願 昭58-155430

⑰ 出 願 昭58(1983)8月25日

⑱ 発 明 者 根 本 豊 川崎市中原区上小田中1015番地 富士通株式会社内  
⑱ 発 明 者 石 川 広 川崎市中原区上小田中1015番地 富士通株式会社内  
⑲ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地  
⑳ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

確認信号作成回路

2. 特許請求の範囲

電話交換機の通話回路を試験する為に前記通話回路に送出された可聴周波正弦波信号を検出する差動増幅器、帯域濾波器、比較器及び確認信号作成回路から構成されるトーン・レシーバーに於いて、第1のダイオードの正端子と第2のダイオードの負端子を接続して前記比較器の出力端子に接続し、第2のダイオードの正端子を第1の抵抗の一端に接続し、前記第1の抵抗の他端、前記第1のダイオードの負端子、コンデンサの一端及び第2の抵抗の一端を夫々接続し、前記コンデンサの他端を第1の負電源に接続し、前記第2の抵抗の他端をツェナー・ダイオードの負端子に接続し、前記ツェナー・ダイオードの正端子を第3の抵抗の一端及びトランジスタのベースに夫々接続し、前記第3の抵抗の他端を前記第1の負電源に接続し、前記トランジスタのエミッタを第2の負電源

に接続し、前記トランジスタのコレクタをリレー経由アースする構成よりなることを特徴とする確認信号作成回路。

3. 発明の詳細な説明

(a). 発明の技術分野

本発明は電話交換機に於いて通話回路に送出される1000Hz近傍の正弦波信号を検出し其の確認信号をループ接点を介して走査ポイントSCNに送出する確認信号作成回路に係り、特にダイオードを使用する積分回路によって確認信号を作成する回路に関するものである。

(b). 従来技術の問題点

第1図は従来の確認信号作成回路の一実施例を示す回路図である。

図中、AMPは差動増幅器、BPFは帯域濾波器、COMPはコンパレータ、Q1はトランジスタ、Pはフォト・カプラー、RL1はリレー、Mはモノ・ステーブル・マルチバイブレータ、R1～R6は夫々抵抗、C1はコンデンサ、INVはインバータ、ZD1はツェナー・ダイオードであ

る。

通話回路に送出された1000Hz近傍の正弦波信号は差動増幅器AMPで増幅され、帯域濾波器BPFにより1000Hz近傍の成分のみ抽出され、コンパレータCOMPでパルス信号に変換される。此のパルス信号はアースと-30Vの間を交番するパルス信号で、抵抗R1に印加される。

正パルスの時、トランジスタQ1はオンの状態となり、インバータINV経由、抵抗R4、コンデンサC1により決定される時定数を持つモノ・ステーブル・マルチバイブレータMを駆動する。此の抵抗R4、コンデンサC1により決定される時定数は前記入力正弦波の波長より大きいので、モノ・ステーブル・マルチバイブレータMは連続して動作を継続する。此の為フォト・カプラーPの発光部はオンとなり、受光部はオンとなり、リレーRL1は動作する。

1000Hz近傍の正弦波信号が無くなるとトランジスタQ1はオフの状態となり、リレーRLは復旧する。尚ツェナー・ダイオードZD1は1000Hzの

パルスが入力されない時の入力レベルによりトランジスタQ1が動作するのを防止する為に使用されている。

此の様に従来のパルス信号をレベル信号に変換する回路はフォト・カプラー、モノ・ステーブル・マルチバイブレータ等を使用し、回路が複雑であると云う欠点があった。

#### (c). 発明の目的

本発明の目的は従来技術の有する上記の欠点を除去し、より簡単な回路構成の確認信号作成回路を提供することである。

#### (d). 発明の構成

上記の目的は本発明によれば、電話交換機の通話回路を試験する為に前記通話回路に送出された可聴周波正弦波信号を検出する差動増幅器、帯域濾波器、比較器及び確認信号作成回路から構成されるトーン・レシーバーに於いて、第1のダイオードの正端子と第2のダイオードの負端子を接続して前記比較器の出力端子に接続し、第2のダイオードの正端子を第1の抵抗の一端に接続し、前

記第1の抵抗の他端、前記第1のダイオードの負端子、コンデンサの一端及び第2の抵抗の一端を夫々接続し、前記コンデンサの他端を第1の負電源に接続し、前記第2の抵抗の他端をツェナー・ダイオードの負端子に接続し、前記ツェナー・ダイオードの正端子を第3の抵抗の一端及びトランジスタのベースに夫々接続し、前記第3の抵抗の他端を前記第1の負電源に接続し、前記トランジスタのエミッタを第2の負電源に接続し、前記トランジスタのコレクタをリレー経由アースする構成よりなることを特徴とする確認信号作成回路を提供することにより達成される。

#### (e). 発明の実施例

第2図は本発明の一実施例を示す回路図である。図中、D1、D2は夫々ダイオード、ZD2はツェナー・ダイオード、R7～R9は夫々抵抗、C2はコンデンサ、Q2はトランジスタ、RL2はリレーで、其の他の記号、数字は第1図と同一である。

以下図に従って本発明の詳細を説明する。

第1図の場合と同じく通話回路に送出された1000Hz近傍の正弦波信号は差動増幅器AMPで増幅され、帯域濾波器BPFにより1000Hz近傍の成分のみ抽出され、コンパレータCOMPでパルス信号に変換され、ダイオードD1、D2、抵抗R7及びコンデンサC2から構成される積分回路に印加される。

正パルスの時ダイオードD2は逆方向であるが、ダイオードD1は順方向であるので、コンデンサC2を充電する。

負パルスの時ダイオードD1は逆方向で、ダイオードD2は順方向であるが、抵抗R7が大きい値であるので放電は極めて少ない。此のコンデンサC2の端子電圧によりトランジスタQ2はオンとなり、リレーRL2を駆動し、1000Hz近傍の正弦波信号が来ていることを確認する接点信号を発する。

1000Hz近傍の正弦波信号が無くなるとトランジスタQ2はオフの状態となり、リレーRLは復旧する。

尚ツェナー・ダイオード Z D 2 は 1000 Hz 近傍の  
パルスが入力されない時の入力レベルによりトラ  
ンジスタ Q 2 が動作するのを防止する為に使用さ  
れている。

## (f). 発明の効果

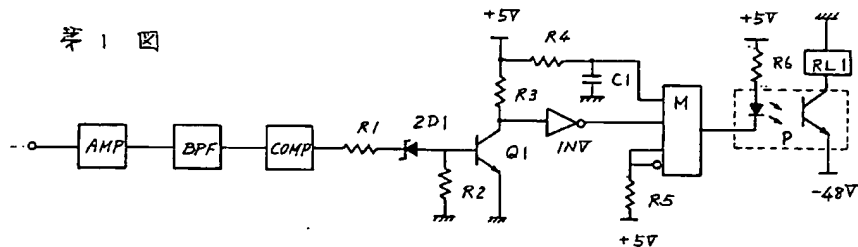
以上詳細に説明した様に本発明によれば、極めて簡単な回路により確認信号作成回路を実現出来ると云う大きい効果がある。

#### 4. 図面の簡単な説明

第1図は従来の確認信号作成回路の一実施例を示す回路図である。

第2図は本発明の一実施例を示す回路図である。図中、AMPは差動増幅器、BPFは帯域濾波器、COMPはコンパレータ、Q1、Q2は夫々トランジスタ、Pはフォト・カプラー、RL1、RL2は夫々リレー、Mはモノ・ステープル・マルチバイブレータ、R1~R9は夫々抵抗、C1、C2は夫々コンデンサ、INVはインバータ、ZD1~ZD3は夫々ツェナー・ダイオード、D1、D2は夫々ダイオードである。

第一圖



第 2 圖

